**个人简历**

**基本信息**



姓 名 ：蔡兴旺

民 族 ：汉

电 话 ：15170249872

邮 箱：cxw2453723041@163.com

籍 贯：重庆梁平

身份证：500228199611093143

性别：女

出生年月：1996-11

政治面貌：中共党员

毕业院校 ：南昌大学

学 历 ：硕士

英语等级：CET-6

时间：2018.09-2021.07 学校：南昌大学（211） 专业：机械工程（研究生）

时间：2014.09-2018.07 学校：南昌大学（211） 专业：机械设计制造及其自动化（本科）

**本科期间：**

* 获得1次南昌大学特等奖学金；
* 获得4次南昌大学一等奖学金；
* 获得1次南昌大学二等奖学金；
* 获得南昌大学第十四届大学数学竞赛一等奖；
* 获得1次优秀学生干部；
* 获得2次南昌大学优秀团员称号；
* 获得2次三好学生标兵兼优秀学生干部；
* 获得优秀毕业生称号；
* 获得南昌大学保研资格。

**研究生期间：**

* 获得1次南昌大学特等奖学金；
* 获得1次南昌大学一等奖学金；
* 获得1次江西省数学建模二等奖；
* 获得第十四届中国研究生电子设计大赛华中赛区二等奖；
* 获得2次优秀学生党员称号；
* 获得1次优秀研究生干部称号。

**获奖情况**

* 具有硬件理论基础，熟悉XILINX和ALTERA器件，能够熟练使用QUARTUS II、MODELSIM，ISE，

VIVADO等开发工具，能够熟练使用Verilog HDL硬件描述语言。

* 熟悉FPGA开发流程，能够独立完成模块的设计、实现与验证，能够独立完成代码设计、仿真和调试等。
* 具有DDR2/3、IIC、千兆以太网、COMS OV5640摄像头等开发经验。
* 熟悉多摄像头采集显示技术，熟悉sobel、中值滤波等图像处理的算法。

**专业技能**

**教育背景**

* **千兆以太网图像存储、显示、传输**

项目简介：使用PC机将图像数据通过千兆以太网发送给FPGA，存储到DDR3中，HDMI将DDR3中数据读出显示到显示器上，同时，将图像数据回传到PC机对应的上位机上。

项目职责：负责各个模块的设计和调试。

* **八目图像采集及视频处理**

项目简介：在核心板上集成FPGA芯片和2片DDR2芯片，底板上集成8个CMOS图像传感器，能够拍摄前后左右四个方向的图像。通过SCCB协议同步配置8个CMOS图像传感器。对于8个摄像头采集到的视频数据流，采用八个通道输入，使用2片DDR2缓存图像数据，最终输出进行八目同帧的VGA显示。

项目职责：使用Verilog 硬件描述语言编写图像采集、缓存及输出显示等逻辑功能的FPGA代码。

* **基于FPGA的运动目标检测**

项目简介：基于FPGA开发板，使用SDRAM缓存图像数据，使用帧差法检测出移动目标。在同一存储空间中存储两幅图像的图像信息，实验中所用SDRAM的数据位宽为16bit，图像经过灰度化处理后，一半存入第一帧数据，另一半存入第二帧数据，SDRAM读写模块通过帧标志信号对数据进行掩码，防止数据覆盖。两帧数据经过均中值滤波后，获得一张稳定的差分图，为差分图像添加包围盒后进行叠加显示便可完成运动目标的检测。

项目职责：编写图像采集、图像处理等模块的verilog代码。

**项目经历**

性格乐观向上，生活中乐于助人。学习上，勤奋努力，有较强的学习能力，通过努力学习，不断完善自我。科研时刻苦严谨，有钻研的精神。有担任班长、团支书、以及年级学生党支部副书记等的工作经历。对待工作认真负责，有组织能力和团队合作精神。

**自我评价**

期待您的回